

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-337568

(43)Date of publication of application : 28.11.2003

(51)Int.Cl. G09G 3/28  
G09G 3/20  
H04N 5/66

(21)Application number : 2002-209950

(71)Applicant : FUJITSU HITACHI PLASMA  
DISPLAY LTD

(22)Date of filing : 18.07.2002

(72)Inventor : TAKEUCHI MASANORI  
UEDA TOSHIO  
ASAO SHIGEHARU

(30)Priority

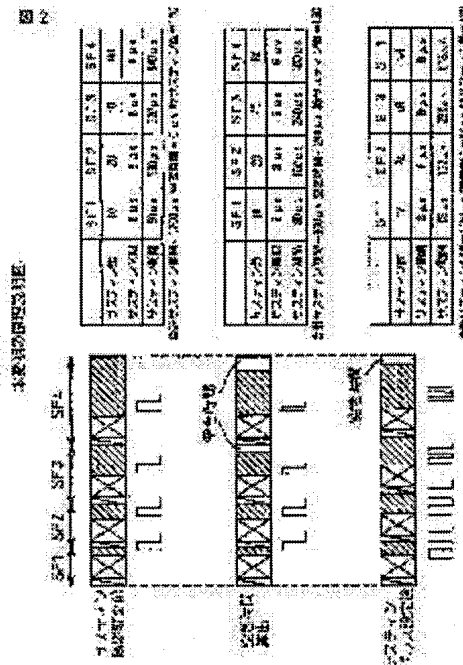
Priority number : 2002066960 Priority date : 12.03.2002 Priority country : JP

## (54) PLASMA DISPLAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a plasma display device in which deterioration in picture quality such as display defects or the like does not occur even though peak luminance is increased.

**SOLUTION:** The plasma display device conducts gray scale display using a subfield method. The device is provided with: a plasma display panel 11 which is provided with a plurality of scanning and sustain electrodes that are extended along the same direction and alternatively arranged adjacent to each other, and a plurality of address electrodes that are extended along the direction orthogonal to the plurality of the scanning and the sustain electrodes; sustain pulse period changing means 25 and 26 which detect a display load factor for every subfield and change the sustain pulse period for every subfield in accordance with the detected display load factor; and adaptive sustain pulse number changing means 27 and 28 which compute a total amount of variations in time that is obtained by summing the variations in time generated by changing the sustain pulse period within one display field, and increase or decrease the number of sustain pulses in each subfield in accordance with the total amount of variations in time.



(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-337568

(P2003-337568A)

(43)公開日 平成15年11月28日(2003.11.28)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコード*(参考)
G 0 9 G 3/28		G 0 9 G 3/20	6 1 2 U 5 C 0 5 8
3/20	6 1 2		6 2 4 N 5 C 0 8 0
	6 2 4		6 4 1 E
	6 4 1		6 4 2 C
	6 4 2	H 0 4 N 5/66	1 0 1 B
審査請求 未請求 請求項の数10 O L (全 13 頁) 最終頁に続く			

(21)出願番号 特願2002-209950(P2002-209950)

(22)出願日 平成14年7月18日(2002.7.18)

(31)優先権主張番号 特願2002-66960(P2002-66960)

(32)優先日 平成14年3月12日(2002.3.12)

(33)優先権主張国 日本 (J P)

(71)出願人 599132708

富士通日立プラズマディスプレイ株式会社  
神奈川県川崎市高津区坂戸3丁目2番1号

(72)発明者 竹内 正憲

神奈川県川崎市高津区坂戸3丁目2番1号  
富士通日立プラズマディスプレイ株式会  
社内

(74)代理人 100077517

弁理士 石田 敬 (外4名)

最終頁に続く

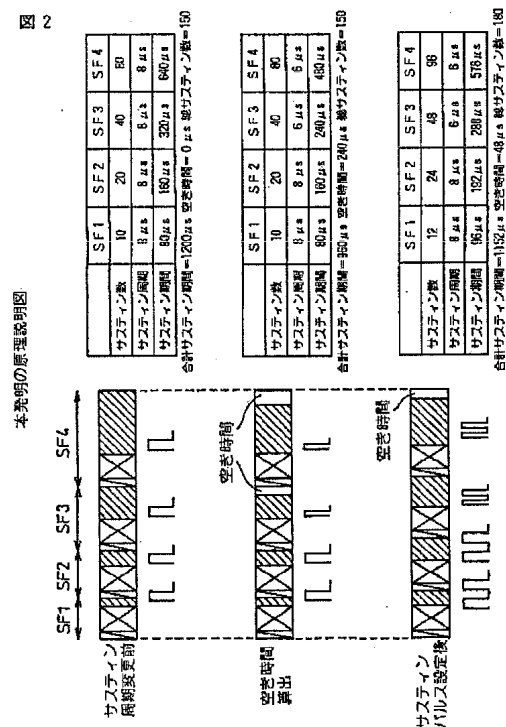
(54)【発明の名称】 プラズマディスプレイ装置

(57)【要約】

【課題】 ピーク輝度を高くしても表示欠点などの画質低下が発生しないプラズマディスプレイ装置の実現。

【解決手段】 サブフィールド法を用いて階調表示を行うプラズマディスプレイ装置であって、同じ方向に伸び、隣接して交互に配置された複数の走査電極及び維持電極と、複数の走査電極及び維持電極に直交する方向に伸びる複数のアドレス電極とを備えるプラズマディスプレイパネル11と、サブフィールドごとの表示負荷率を検出し、検出した表示負荷率に応じてサブフィールド毎のサステインパルス周期を変更するサステインパルス周期変更手段25、26と、サステインパルス周期を変更することにより生じた変動時間を1表示フィールド内で合計した全変動時間合計値を算出し、全変動時間合計値に応じて各サブフィールドのサステインパルス数を増減する適応的サステインパルス数変更手段27、28とを備える。

図 2



(2)

特開2003-337568

1

【特許請求の範囲】

【請求項1】 サブフィールド法を用いて階調表示を行うプラズマディスプレイ装置であって、

同じ方向に伸び、互いに隣接して配置された複数の走査電極及び維持電極と、前記複数の走査電極及び維持電極に直交する方向に伸びる複数のアドレス電極とを備えるプラズマディスプレイパネルと。

サブフィールドごとの表示負荷率を検出し、検出した表示負荷率に応じてサブフィールド毎のサステンバルス周期を変更するサステンバルス周期変更手段と。

サスティンパルス周期を変更することにより生じた変動時間を1表示フィールド内で合計した全変動時間合計値を算出し、全変動時間合計値に応じて各サブフィールドのサスティンパルス数を増減する適応的サスティンパルス数変更手段と、を備えることを特徴とするプラズマディスプレイ装置。

【請求項2】 前記適応のサステインバルス数変更手段は、各サブフィールドの輝度比を維持するようにサステインバルス数を増減する請求項1に記載のプラズマディスプレイ装置。

【請求項3】 各サブフィールドのサステイナブルス風期を変更することによる緯度変化を補正する適応的緯度補正手段を更に備え、

前記適応のサステインパルス数変更手段は、前記適応的輝度補正手段の補正結果に応じて各サブフィールドのサステインパルス数を増減する請求項1に記載のプラズマディスプレイ装置。

【請求項4】 前記記憶のサスティンパルス数変更手段は、各サブフィールドの表示負荷率に応じて各サブフィールドのサスティンパルス数を増減する請求項1に記載のプラズマディスプレイ装置。

【請求項5】 前記サスティンパルス周期変更手段は、サブフィールド毎に表示負荷率が所定の値より小さい時には当該サブフィールドのサスティンパルス周期を短縮し、前記所定の値より大きい時には拡大する請求項1に記載のプラズマディスプレイ装置。

【請求項6】 前記サスティンパルス周期変更手段は、最大輝度のサブフィールドを含む一部又はすべてのサブフィールドのサスティンパルス周期を変更する請求項1に記載のプラズマディスプレイ装置。

【請求項7】 前記サスティンパルス周期変更手段は、変更開始時のサスティンパルス周期から目標とするサスティンパルス周期までの変更を、複数フィールドで段階的に行う請求項1に記載のプラズマディスプレイ装置。

【請求項8】 前記適応的サステインパルス数変更手段は、サステインパルス周期の変更に伴うサステインパルス数の変更を、複数フィールドで段階的に行う請求項1に記載のプラズマディスプレイ装置。

【請求項9】 前記サスティンパルス周期変更手段は、すべてのサブフィールド又は所定の輝度比以上のサブフ

2

フィールドの表示負荷率が所定の値より小さい時には、すべてのサブフィールドのサステインバルス周期を同一周期に変更する請求項1に記載のプラズマディスプレイ装置。

【請求項10】 前記適応的サスティンパルス数変更手段は、最大幅度のサブフィールドを含む一部又はすべてのサブフィールドのサスティンパルス数を変更する請求項1に記載のプラズマディスプレイ装置。

【添明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、サブフィールド法により階調表示を行うプラズマディスプレイ装置に関する。

[0002]

【従来の技術】平面ディスプレイとしてプラズマディスプレイ装置（ＰＤＰ装置）が実用化されており、高輝度の薄型ディスプレイとして期待されている。ＰＤＰ装置では、各表示セルを点灯するか点灯しないかの制御が行えるだけであるので、ＰＤＰ装置で階調表示を行う場合には、１表示フィールドを複数のサブフィールドで構成し、各セル毎に点灯するサブフィールドを組み合わせて表示を行う。各サブフィールドは、少なくとも表示セルを選択するアドレス期間と、選択したセルを点灯するサステイン期間を有する。サステイン期間にはサステインパルスが印加されてサステイン放電が発生し、サステインパルスの個数で輝度が決定される。サステインパルスの周期が同一であれば、サステイン期間の長さで輝度が決定されることになる。もっとも一般的で効率のよいサブフィールド構成は、各サブフィールドのサステイン期間の長さ、すなわち輝度比を２の累乗とするものであるが、近年は偽輪郭などを低減するために各種のサブフィールド構成が提案されている。本発明はどのようなサブフィールド構成で表示を行うＰＤＰ装置にも適用可能である。

【0003】また、PDP装置には各種の方式が提案されており、本発明はどのような方式のPDP装置にも適用可能である。PDP装置の構成や駆動方法については広く知られているので、ここでは詳しい説明は省略する。

【0004】PDP装置では、全画面中の点灯するセルの割合（表示負荷率）が大きいと大きなサスティン電流が流れることになりサスティンパルスの実効電圧が低下して輝度が低下する。サブフィールド法で階調表示を行う場合、サブフィールド毎の表示負荷率が異なるために各サブフィールドの輝度比が所定の関係からずれて正常な階調表示が行えないという問題を生じる。特開平9-185343号公報は、このような問題を解決するため、各サブフィールドの表示負荷率を検出して輝度比を維持するように各サブフィールドのサスティンパルス量を補正する構成を開示している。

50

(3)

特開2003-337568

3

4

【0005】PDP装置の問題点として、ブラウン管に比べてピーク輝度が劣ることと、消費電力が大きいことが挙げられる。そのため、映像全体の輝度が高い時には各サブフィールドのサスティンパルス数を減少させて全体的に低輝度の映像を表示し、映像全体の輝度が低い時には各サブフィールドのサスティンパルス数を増加させて一部分は高輝度の映像を表示する電力制御が行われている。特開2000-322025号公報は、このような電力制御の1つの方法として、1画面全体の平均的な輝度レベルを検出して、輝度レベルが所定値未満の時にはサスティンパルス周期を短くすることを開示している。これにより、全体的に暗い映像の時にはピーク輝度が向上する。

【0006】

【発明が解決しようとする課題】サスティンパルス周期を短くした場合、サスティンパルスの波形の鈍りの影響が相対的に大きくなり、所定のサスティン電圧が印加されない場合が起きる。特に、表示負荷率が大きくなるとサスティン電流が増加し、その分電圧降下が発生して実際に印加される実効電圧が低下する。図1は、サスティンパルス周期が6 $\mu$ S、8 $\mu$ S及び10 $\mu$ Sの場合に、表示負荷率に対する所定の電圧のサスティンパルスを印加した時の実効サスティン電圧の関係を示した図である。実効サスティン電圧が低下するとサスティン放電が発生しなかったり途中で停止して欠点が発生したり、正常な輝度での発光が行われないなどの問題を生じる。特開2000-322025号公報に開示された構成では、輝度レベルが低い時、すなわち表示負荷率が小さい時にはサスティンパルス周期を短くしており、図1の破線Aで示したような制御を行っていることになる。

【0007】しかし、サブフィールド法により階調表現を行う場合に実際に問題になるのは各サブフィールドにおける表示負荷率である。例えば、輝度比の大きなサブフィールドの表示負荷率は非常に小さいが、輝度比の小さなサブフィールドの表示負荷率は大きい場合、1画面全体の平均的な輝度レベル（表示負荷率）は小さくなり、特開2000-322025号公報によればサスティンパルス周期を短くすることになる。従って、輝度比の小さな表示負荷率は大きなサブフィールドでもサスティンパルス周期を短くすることになり、欠点が発生するなどの問題を生じる。

【0008】本発明は、このような問題を解決することを目的とし、ピーク輝度を高くしても表示欠点などの画質低下が発生しないPDP装置の実現を目的とする。

【0009】

【課題を解決するための手段】上記目的を実現するため、本発明のPDP装置は、サブフィールド毎の表示負荷率を検出し、各サブフィールドの表示負荷率に応じてサスティンパルス周期を変化させる。しかし、各サブフィールドのサスティン期間が一定の場合、一部のサブフ

ィールドのサスティンパルス周期を変化させると、サブフィールドの輝度比が変化することになる。そこで、本発明では、適応的サスティンパルス数変更手段を設けて、サスティンパルス周期を変更することにより生じた変動時間を1表示フィールド内で合計した全変動時間合計値を算出し、全変動時間合計値に応じて各サブフィールドのサスティンパルス数を増減する。

【0010】図2は、本発明の原理を説明する図である。図示のように、1表示フィールドは4個のサブフィールドSF1-SF4で構成される。サスティンパルス周期を変更する前は、サスティンパルス周期はすべてのサブフィールドで8 $\mu$ Sであり、SF1-SF4のサスティン期間は80 $\mu$ S、160 $\mu$ S、320 $\mu$ S及び640 $\mu$ Sであり、SF1-SF4のサスティンパルス数は10、20、40及び80である。

【0011】SF3とSF4の表示負荷率が所定値未満の場合、SF3とSF4のサスティンパルス周期を6 $\mu$ Sに変更する。この場合、デューティ比が一定であれば、パルス幅も同様の比率で変化する。SF3とSF4のサスティンパルス数を40及び80に維持すると、SF3とSF4でそれぞれ80 $\mu$ Sと160 $\mu$ Sの空き時間が生じることになる。そこで、SF1とSF2のサスティンパルス周期を8 $\mu$ S、SF3とSF4のサスティンパルス周期を6 $\mu$ Sに維持した上で、SF1-SF4のサスティンパルス数を、それぞれ12、24、48、96とする。これにより、総サスティンパルス数は150から180に増加してピーク輝度が向上し、しかも各サブフィールドの輝度比は所定の関係に維持される。各サブフィールドの輝度比を維持したまま各サブフィールドのサスティンパルス数を増加させるには、96 $\mu$ S以上の空き時間が必要であるが、図示の48 $\mu$ Sの空き時間はこれに満たないため、空き時間となる。また、表示負荷率の大きなSF1とSF2のサスティンパルス周期は8 $\mu$ Sのままであり欠点などは発生せず、SF3とSF4のサスティンパルス周期は6 $\mu$ Sになるが、表示負荷率が低いので同様に欠点などは発生しない。

【0012】なお、表示負荷率が所定の値より大きい時には逆にそのサブフィールドのサスティンパルス周期を拡大してサスティン放電を安定化することも可能である。特に、PDP装置では一般に消費電力制御を行っており、総発光パルス数が増加すると消費電力が大きくなり過ぎるため、総サスティンパルス数を減少させている。このような場合には、1フレーム内に空き時間が生じることになる。このような場合には、サスティンパルス周期を拡大してサスティン放電を安定化することが望ましい。従って、サスティンパルス周期変更手段は、サブフィールド毎に表示負荷率が所定の値より小さい時にはそのサブフィールドのサスティンパルス周期を短縮し、所定の値より大きい時には拡大する。周波数の変更は、すべてのサブフィールドを対象としてもよいが、最

(4)

特開2003-337568

5

大輝度のサブフィールドを含む一部のサブフィールドのみを対象としてもよい。

【0013】適応的サステインパルス数変更手段は、各サブフィールドの輝度比を維持するようにサステインパルス数を増減する。

【0014】更に、図1に示すように、サステインパルス周期を変更すると実効サステイン電圧が変化して輝度に変化する。適応的輝度補正手段を更に設けてサステインパルス周期の変更に伴う輝度変化を補正し、適応的サステインパルス数変更手段は、補正結果に応じて各サブフィールドのサステインパルス数を増減することが望ましい。

【0015】更に、各サブフィールドの表示負荷率に応じて実効サステイン電圧が変化するのでその分を補正することが望ましく、適応的サステインパルス数変更手段は、各サブフィールドのサステインパルス数を増減する。

【0016】更に、サステインパルス周期を変更する場合、大きく変化させると表示に大きな変化が生じるので、そのような変化が感知されないように、複数の表示フィールドに渡って段階的に変更することが望ましい。

また、サステインパルス周期の変更に伴いサステインパルスを変更する場合も、複数の表示フィールドに渡って段階的に変更することが望ましい。

【0017】更に、すべてのサブフィールド又は所定の輝度比以上のサブフィールドの表示負荷率が所定の値より小さい時には、すべてのサブフィールド又は最大輝度のサブフィールドを含む一部のサブフィールドのサステインパルス周期を同一周期に変更するようにすれば、制御が容易である。

【0018】

【発明の実施の形態】図3は、本発明の第1実施例のPDP装置の概略構成を示すブロック図である。図示のように、このPDP装置は、プラズマディスプレイパネル11と、パネル11のアドレス電極を駆動する信号を出力するアドレス電極駆動回路12と、スキャン電極(Y電極)に順次印加するスキャンパルス及びリセットパルスとサステインパルスを出力するスキャン電極駆動回路13と、サステイン電極(X電極)に印加するリセットパルスとサステインパルスを出力するサステイン電極駆動回路14と、映像入力信号をデジタル信号に変換すると共にタイミング信号を発生するA/D変換回路21と、ディザや誤差拡散などの処理により映像信号の階調数を調整する表示階調調整回路22と、調整された映像デジタル信号を展開して各セルを階調表示するための点灯サブフィールドの組み合わせを決定する映像信号-SF対応付け回路23と、サブフィールド表示のための駆動信号を発生するSF処理回路24とを有し、SF処理回路24からアドレス電極駆動回路12とスキャン電極駆動回路13とサステイン電極駆動回路14に駆動信号

6

が供給される。以上の構成は、従来技術のPDP装置と同じである。従って、駆動波形などの詳細についてはここでは説明を省略する。

【0019】第1実施例のPDP装置は、各サブフィールドの表示負荷率を検出するSF負荷率検出回路25と、検出した各サブフィールドの表示負荷率に応じて各サブフィールドのサステインパルス周期を変更するサステイン周期変更回路26と、サステインパルス周期が変更された時の空き時間の変動を算出する空き時間算出回路27と、算出された空き時間を各サブフィールドの輝度比とサステインパルス周期との積に比例させて配分する空き時間再配分回路28と、配分された時間へのサステインパルスの割り当てを、輝度の連続性を維持するように複数のフィールドに渡って増加又は減少させることにより行なう表示階調補正回路29とを有する。空き時間算出回路27と空き時間再配分回路28が適応的サステインパルス数変更手段に相当する。

【0020】図4は、映像信号と第1実施例における処理の関係を説明する図である。図示のように、1表示フィールドの先頭には垂直同期信号VINがあり、各表示フィールドの開始を検出する。垂直同期信号VINに続いて映像信号が入力される。各フィールドの映像信号はすべて入力された後次のフィールドの映像信号の入力が開始されるまでの間に処理1が行われる。続いて各サブフィールドの開始に同期して処理2が行なわれ、各サブフィールドの駆動信号が生成されて表示が行なわれる。

【0021】図5は処理1のフローチャートであり、図6は処理1内で行なわれる処理Aを示すフローチャートである。

【0022】ステップ101では、各サブフィールドSFの表示負荷率SFL[ ]を計測する。ステップ102では、各サブフィールドの表示負荷率SFL[ ]に各サブフィールドの輝度比SFw[ ]を乗じたものをすべてのサブフィールドについて加算して加重平均負荷を算出する。ステップ101と102の処理はSF負荷率検出回路25が行なう。

【0023】ステップ103では、加重平均負荷が25%未満であるか判定し、25%以上の場合にはステップ105に進んで従来の処理を行い、25%未満の場合にはステップ104に進んで処理Aを行う。ステップ103と104の処理はサステイン周期変更回路26と空き時間算出回路27が行う。図6を参照して処理Aを説明する。

【0024】ステップ121では、6 $\mu$ Sのサステインパルス数SUS6、8 $\mu$ Sのサステインパルス数SUS8、空き時間TIMに初期値ゼロを、サブフィールド数nに初期値1を入れる。ステップ122では、ステップ101で計測した各サブフィールドの表示負荷率SFL[n]が25%未満の場合にはステップ123に進み、25%以上の場合にはステップ126に進む。

(5)

特開2003-337568

7

【0025】ステップ123では、サステインパルス周期を示すSFT[n]に6 $\mu$ Sであることを示す1を入れる。ステップ124では、SUS6をそのサブフィールドのサステインパルス数SFP[n]だけ増加させる。サステインパルス周期の8 $\mu$ Sから6 $\mu$ Sへの変更に伴い空き時間SFP[n] $\times$ 2 $\mu$ Sが生じるので、ステップ125でTIMをその分だけ増加させる。その後ステップ128に進む。

【0026】一方、ステップ126では、サステインパルス周期を示すSFT[n]に8 $\mu$ Sであることを示す0を入れる。ステップ127では、SUS8をそのサブフィールドのサステインパルス数SFP[n]だけ増加させる。この場合は空き時間は生じないので、ステップ128に進む。

【0027】ステップ128ではサブフィールド数nを1だけ増加させ、ステップ129ですべてのサブフィールドについてステップ122から128の処理が終了したか判定し、終了していなければステップ122に戻り、終了していればステップ130に進む。

【0028】ステップ130と131では、図の式に従って、空き時間TIMを8 $\mu$ Sのサステインパルス数SUS8と6 $\mu$ Sのサステインパルス数SUS6の比率で割り振り、それからSUS8とSUS6の増加分を算出して最終的な8 $\mu$ Sのサステインパルス数SUS8と6 $\mu$ Sのサステインパルス数SUS6を求める。ステップ132では、SUS8とSUS6を加算して総サステインパルス数SUSを求める。この後、図5のステップ105に戻る。

【0029】ステップ105では、ステップ132で求めたSUSを総サステインパルス数として決定する。ステップ106では、総サステインパルス数SUSを各サブフィールドに配分して各サブフィールドのサステインパルス数SFP[]を求める。ステップ106の処理は、空き時間再配分回路28が行う。

【0030】そして、ステップ107では、各サブフィールドの表示負荷率に応じて電圧降下のために輝度が低下するので、その分の補正を行う。この際、サステインパルス周期の変更に伴う実効電圧の変化による輝度変動も合わせて補正する。ステップ108では、サステインパルス数を変更する場合、複数のフィールドに渡って段階的に変更するように調整する。例えば、総サステインパルス数を150から180に増加させる場合、次のフィールドでは総サステインパルス数を160に、その次のフィールドでは総サステインパルス数を170に、そして次のフィールドでは総サステインパルス数を180にするとする具合に3フィールドに渡って段階的に変更する。ステップ107と108の処理は、表示階調補正回路29が行う。

【0031】ステップ109では表示するサブフィールドを示す符号mに初期値1を入れて処理1は終了する。

8

【0032】図7は、処理2を示すフローチャートである。

【0033】ステップ151では、サステインパルス周期を示すSFT[m]の値を判定し、1であれば6 $\mu$ Sであるのでステップ152に進み、0であれば8 $\mu$ Sであるのでステップ153に進む。ステップ152ではサステインパルス周期を6 $\mu$ Sに設定し、ステップ153ではサステインパルス周期を8 $\mu$ Sに設定する。

【0034】ステップ154では、ステップ106で求めてステップ107と108で調整したそのサブフィールドのサステインパルスSFP[m]を読み出して、印加するサステインパルス数を制御する部分に設定する。ステップ155では、mを1増加させて終了する。

【0035】処理2は、前述のように各サブフィールドに同期して行なわれる。

【0036】第1実施例では、サステインパルス周期を8 $\mu$ Sと6 $\mu$ Sの2段階のみとしたが、それ以上の段階を設けることも可能であり、例えば、通常は8 $\mu$ Sとし、表示負荷率が小さい場合には6 $\mu$ Sに変更し、表示負荷率が大きい場合には10 $\mu$ Sに変更するようにしてもよい。

【0037】また、第1実施例では、サステインパルス周期を8 $\mu$ Sから6 $\mu$ Sに変更させ、総サステインパルス数の増加を段階的に行なうように調整したが、それまでの8 $\mu$ Sから目標とする6 $\mu$ Sに変更する場合、次のフィールドでは7.5 $\mu$ Sに、その次のフィールドでは7.0 $\mu$ Sに、更に次のフィールドでは6.5 $\mu$ Sに、そして次のフィールドでは6.0 $\mu$ Sにするという具合に複数のフィールドに渡って段階的にサステインパルス周期を変更するようにしてもよい。

【0038】更に、第1実施例では、全サブフィールドのサステインパルス周期を表示負荷率に応じて変更する対象としたが、輝度比の高いサブフィールドでサステインパルス周期を小さくする方が大きな空き時間が発生するので、サステインパルス周期の変更対象を最大輝度のサブフィールドを含む所定の輝度比以上のサブフィールドに限定してもよい。この場合、空き時間によるサステインパルス数の増加分は全サブフィールドに再配分しても、最大輝度のサブフィールドを含む所定の輝度比以上のサブフィールドに限定して再配分してもよい。サステインパルス周期の変更対象をこのように限定することにより、消費電力を低減できる。

【0039】更に、第1実施例では、各サブフィールドの表示負荷率をそれぞれ判定して小さい場合に各サブフィールドのサステインパルス周期とサステインパルス数を算出した上で全体の総サステインパルス数を算出したが、最初に全サブフィールドの表示負荷率を判定してすべて所定の値より小さければ、全サブフィールドのサステインパルス周期を小さくするようにしてもよい。これであれば、単に各サブフィールドのサステインパルス数

(6)

特開2003-337568

9

に変更前後のサステインパルス周期の比を受ずればよいので計算が容易である。なお、この場合も、サステインパルス周期の変更対象を最大輝度のサブフィールドを含む所定の輝度比以上のサブフィールドに限定すれば、消費量が更に削減できる。

【0040】図8は、本発明の第2実施例のPDP装置の概略構成を示すブロック図である。図3と比較して明らかに、第1実施例のPDP装置と異なるのは、パネル表面温度検出回路31とサステインパルス数設定回路32が追加されている点である。サステインパルス数を増加することにより、パネル11の点灯している領域の温度が上昇し、点灯領域と非点灯領域の温度差が大きくなるとパネル11が破損する場合が起こり得る。第2実施例では、これを防ぐために、パネル表面温度検出回路31が温度上昇を監視し、ある一定以上の上昇を検出した時には、サステインパルス数設定回路32がサステインパルス数の増加を抑制して温度上昇を小さくしている。

【0041】図9は、本発明の第3実施例のPDP装置の概略構成を示すブロック図である。図8と比較して明らかに、第2実施例のPDP装置と異なるのは、静止画検出回路33が追加されている点である。パネル温度上昇によるパネルの破損は、点灯部と非点灯部の温度差が原因である。動画の時には点灯部と非点灯部が固定されないで部分的な温度差は生じにくく、静止画の時に部分的な温度差が生じやすい。そこで、第3実施例のPDP装置では、静止画検出回路33が静止画であることを検出するとそれをサステインパルス数設定回路32に通知する。サステインパルス数設定回路32は、静止画で且つパネル表面温度が高い時にサステインパルス数の増加を抑制する。

【0042】以上説明した第1から第3実施例では、サステインパルス周期を短縮してサステインパルス数を増加させる例を説明したが、表示負荷率が大きい時には逆にサステインパルス周期を拡大して安定的に放電を行わせるのが望ましい場合もある。次に説明する第4実施例は、あるサブフィールドではサステインパルス周期を短縮し、あるサブフィールドではサステインパルス周期を拡大する例である。

【0043】本発明の第4実施例のPDP装置は、図3に示した第1実施例のPDP装置と同様の構成を有し、図4で示したのと同様に処理が行われ、その処理内容が異なる。

【0044】図10は、第4実施例における処理1のフローチャートである。

【0045】図10に示すように、第4実施例の処理1では、第1実施例の処理1のステップ102までと同じ処理が行われる。次に、ステップ201では、算出した加重平均負荷から、消費電力を考慮して総サステインパルス数TSUSOを一旦決定する。ステップ202で

10

は、総サステインパルス数TSUSOからサブフィールドの輝度比に従って各サブフィールドのサステインパルス数SFP[ ]を算出する。

【0046】次に、ステップ203で、各サブフィールドのサステイン周期を変更する処理Bを行う。後のステップ204から208の処理は、第1実施例のステップ105から109の処理と同じである。

【0047】図11は処理1内で行なわれる処理Bを示すフローチャートである。処理Bにおいては、ステップ211で、n. 各SFのサステイン周期SFT[ ]、空き時間TIMを初期化してゼロにする。ステップ212で、図11に示したテーブルから各SFの負荷率SFL[n]に対応する各SFのサステイン周期SFT[n]を一旦決定する。なおこのテーブルはサステイン周期変更回路26に設けられている。更にステップ213と214を行うことにより、このような処理をすべてのSFについて行なうように繰り返す。

【0048】ステップ215では、上記のようにして決定した各SFのサステイン周期SFT[ ]に各SFのサステインパルス数SFP[ ]を乗じて1フィールド内のサステイン期間の合計時間STIM1を算出する。ステップ216では、STIM1が1フィールド内のサステイン期間の合計時間の最大値STIM0を超えているか判定する。超えていなければ総サステインパルス数を増加させる余地があるので、ステップ217で総サステインパルス数を増加させる処理Cを行い、超えていれば総サステインパルス数を減少させる必要があるので、ステップ218で総サステインパルス数を減少させる処理Dを行う。

【0049】上記のテーブルには、負荷率に応じた望ましいサステイン周期が記載されており、負荷率が小さければサステイン周期は短く、負荷率が大きくなるに従ってサステイン周期を長くする。

【0050】図12は、処理Cを示すフローチャートである。ステップ221で、空き時間TIMに上記のSTIM0とSTIM1の差STM0-STIM1を代入する。次に、ステップ222で、第1のサブフィールドSF[1]を基準として、各SFの輝度比に各SFのサステイン周期SFT[ ]を乗じて加算し、サステイン周波数を変更する場合の単位時間UNIT\_Tを算出する。ステップ223では、各SFの輝度比SFW[n]を第1のサブフィールドの輝度比SFW[1]で除して加算し、サステイン周波数を変更する場合の単位サステインパルス数UNIT\_Nを算出する。

【0051】SF[1]で1個のサステインパルスを増加させる場合、輝度比を維持するにはSF[2]で2個のサステインパルスを増加させるという具合に、各SFで輝度比に対応するサステインパルス数を増加させる必要がある。従って、SF[1]で1個のサステインパルスを増加させる場合、輝度比を維持するには、フレーム

(7)

特開2003-337568

11

全体ではUNIT\_Nだけサステインパルス数を増加させる必要がある。すなわち、UNIT\_Nはサステインパルス数を変更する場合の単位数である。また、その場合、フレーム全体ではUNIT\_Tだけサステイン時間を増加させる必要がある。すなわち、UNIT\_Tは、1フィールドで輝度比を維持しながらそれに対応してサステインパルスを増加させるのに必要な単位時間を示す。

【0052】ステップ224では、空き時間TIMをUNIT\_Tで除して、何単位時間増加可能であるかを算出する。この場合、小数点以下は切り捨てる。そして、算出結果にUNIT\_Nを乗じて増加させるサステインパルス数SUSを算出する。ステップ225では、図10のステップ201で算出したTSUS0にSUSを加算して増加後のサステインパルス数TSUSを算出する。

【0053】以上のようにして、総サステインパルス数が増加される。

【0054】図13は、処理Dを示すフローチャートである。図12と比較して明らかなように、処理Cとは、ステップ225の替わりにステップ226が行われる点が異なるだけで、他は同じである。ステップ226では、サステインパルス数を減少させるので、TSUS0からSUSを減算する。

【0055】図14は、第4実施例で行う処理2を示すフローチャートである。ステップ231では、各(m番目の)サブフィールド毎にサステインパルス駆動周期SFT[m]を設定する。ステップ232では、各サブフィールドの出力サステインパルス数SFP[m]を設定する。このようにして設定されたSFT[m]及びSFP[m]に従ってm番目のサブフィールドのサステイン動作を行う。そして、ステップ233でmの値を1だけ増加させて、ステップ231から232を繰り返して次のm+1番目のサブフィールドのサステイン動作を行う。

【0056】図15は、第4実施例での処理の結果の例を示す図であり、図2に対応する。図示のように、サステイン周期を変更する前には、SF1-SF4のサステイン周期はすべて8μsであり、SF1-SF4のサステイン期間の合計は1200μsであり、総サステインパルス数は150である。ここで、SF1とSF2は負荷率が大いいためにサステイン周期を長くする必要があるが、SF3とSF4は負荷率が小さいためにサステイン周期を長くする必要はなく、逆に短くできるとする。

【0057】このような場合に第4実施例の処理を適用した場合を説明する。SF1とSF2ではサステイン周期を10μsに拡大し、SF3とSF4はサステイン周期を6μsに短縮すると仮定する。このため、SF1のサステイン期間は80μsから100μsに20μs増加し、SF2のサステイン期間は160μsから200μsに40μs増加し、増加し、SF3のサステイン期

12

間は80μs減少し、SF4のサステイン期間は160μs減少し、フレーム全体ではサステイン期間が180μs減少し、空き時間を生じる。

【0058】SF1のサステイン数を1増加させるとそれに応じてSF2からSF4のサステイン数を2、4、8増加させる必要がある。それに要する単位時間は $1 \times 10 \mu s + 2 \times 10 \mu s + 4 \times 6 \mu s + 8 \times 6 \mu s = 102 \mu s$ である。上記のように空き時間は180μsであるのでサステインパルスを1単位だけ増加させることが可能であり、SF1からSF4のサステインパルス数は11、22、44、88となり、空き時間は78μsである。従って、元の状態に比べてサステインパルス数を10%増加させて、しかも各サブフィールドのサステイン周期をより適切にできるので、表示欠点などの画質低下が発生しない。なお、この例ではサステイン周期を8μsから6μs又は10μsに変更したが、図11に示すようなテーブルを使用してより適切な周期に変更することももちろん可能である。

【0059】以上のように、第1実施例では一部のサブフィールドではサステイン周期を短縮し、他のサブフィールドではサステイン周期を維持する場合を、第4実施例では、一部のサブフィールドではサステイン周期を短縮し、他のサブフィールドではサステイン周期を拡大する場合を示したが、一部又はすべてのサブフィールドではサステイン周期を拡大し、他のサブフィールドではサステイン周期を維持することも可能である。これは、例えば電力制御により総サステインパルス数が減少するように制御されて空き時間が生じた場合などに有効である。

【0060】

【発明の効果】以上説明したように、本発明によれば、ピーク輝度を高くしても表示欠点などの画質低下が発生しないPDP装置が実現される。

【図面の簡単な説明】

【図1】サステインパルス周期に応じた表示負荷率と実効サステイン電圧の関係を説明する図である。

【図2】本発明の原理を説明する図である。

【図3】本発明の第1実施例のPDP装置の概略構成を示すブロック図である。

【図4】第1実施例における処理を説明する図である。

【図5】第1実施例における処理を示すフローチャートである。

【図6】第1実施例における処理を示すフローチャートである。

【図7】第1実施例における処理を示すフローチャートである。

【図8】本発明の第2実施例のPDP装置の概略構成を示すブロック図である。

【図9】本発明の第3実施例のPDP装置の概略構成を示すブロック図である。



(8)

特開2003-337568

13

14

【図10】第4実施例における処理を示すフローチャートである。

【図11】第4実施例における処理を示すフローチャートである。

【図12】第4実施例における処理を示すフローチャートである。

【図13】第4実施例における処理を示すフローチャートである。

【図14】第4実施例における処理を示すフローチャートである。

【図15】第4実施例の処理を適用した処理結果の例を示す図である。

\*【符号の説明】

11…プラズマディスプレイパネル

12…アドレス電極駆動回路

13…スキャン電極駆動回路

14…サステイン電極駆動回路

24…SF処理回路

25…SF負荷率検出回路

26…サステイン周期変更回路

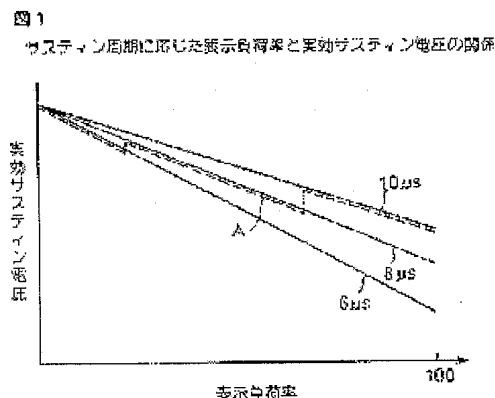
27…空き時間算出回路

10 28…空き時間再配分回路

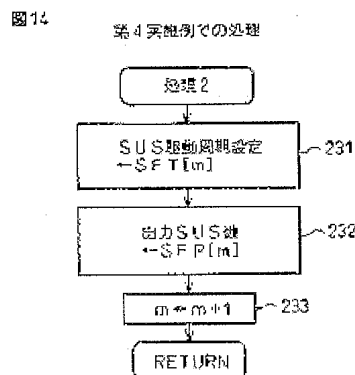
29…表示階調補正回路

\*

【図1】

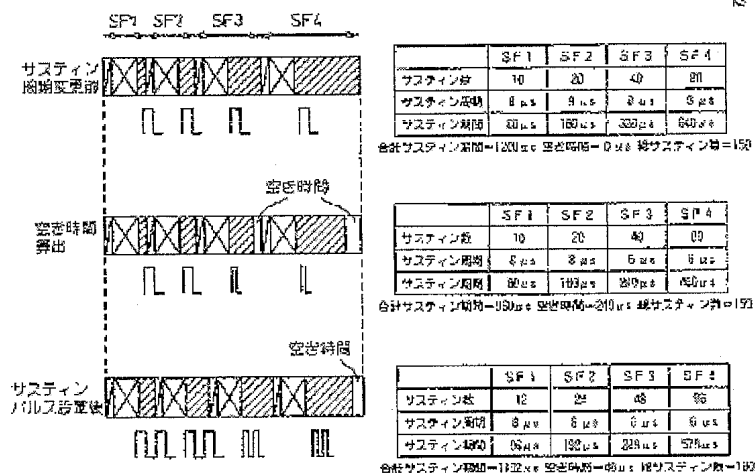


【図14】



【図2】

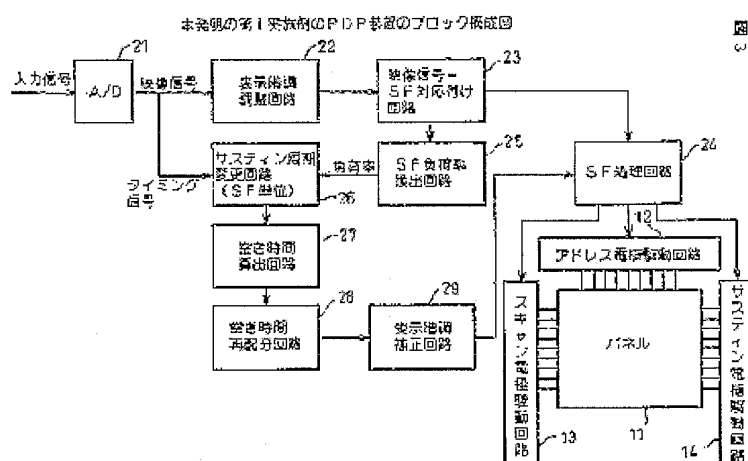
本発明の原理説明図



(9)

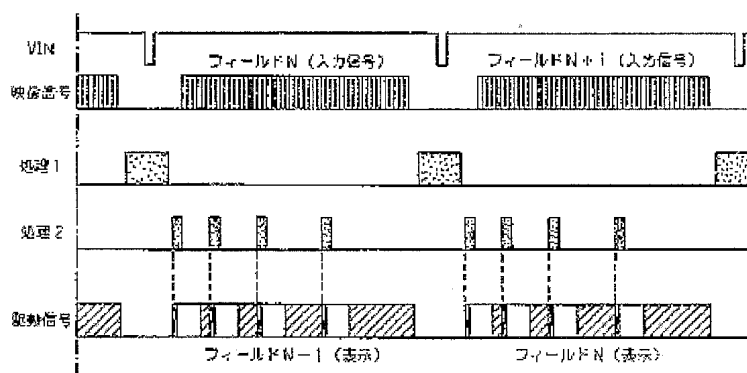
特開2003-337568

【圖 3】



【例 4】

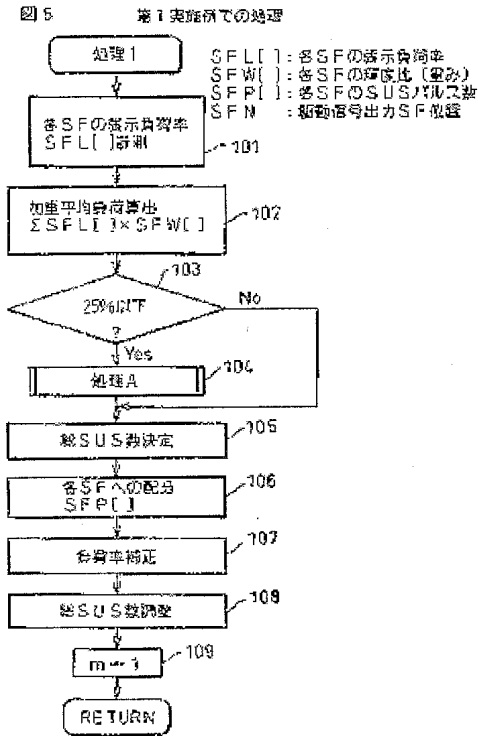
图 1 实施例に示付る処端を説明する図



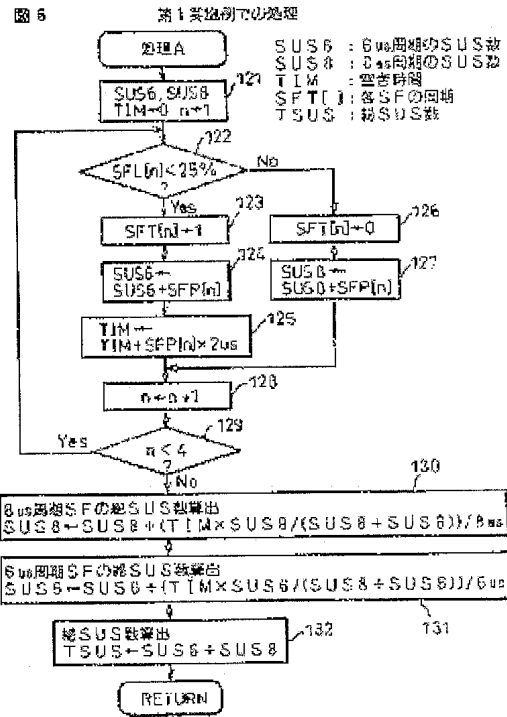
(10)

特開2003-337568

【図5】



【図6】



【図10】

【図7】

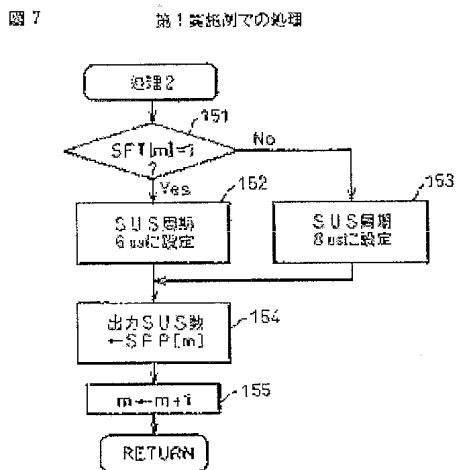
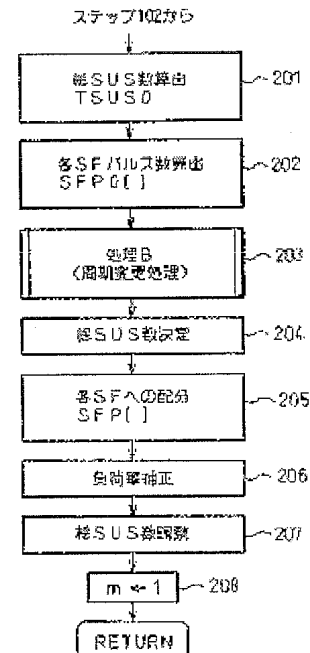
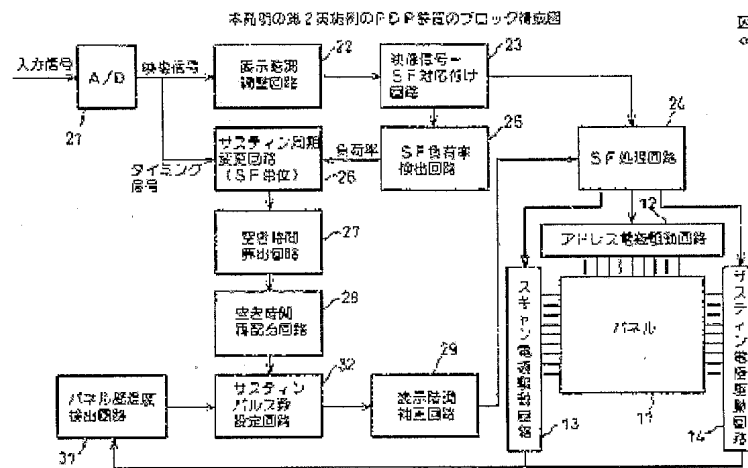


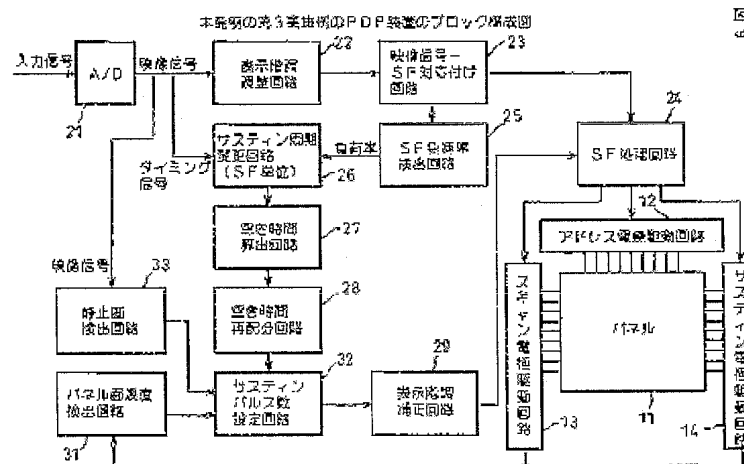
図10 本発明の第4実施例での処理



【 28 】



【图9】



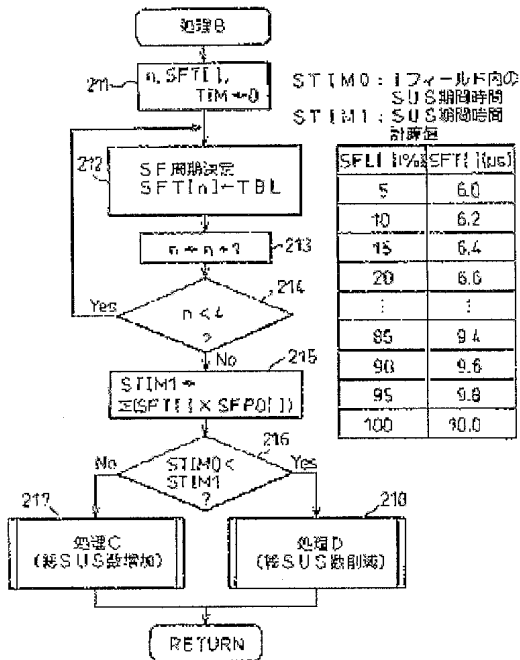
(12)

特開2003-337568

【図11】

図11

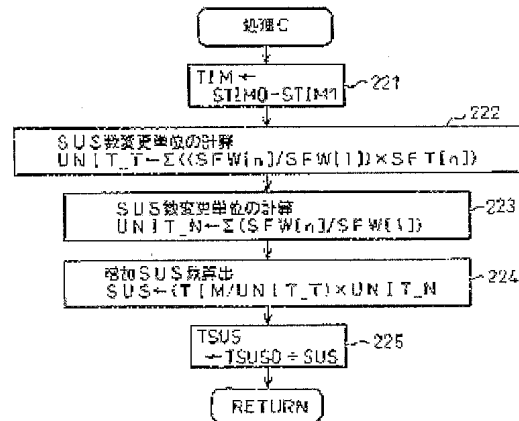
第4実施例での処理



【図12】

図12

第4実施例での処理

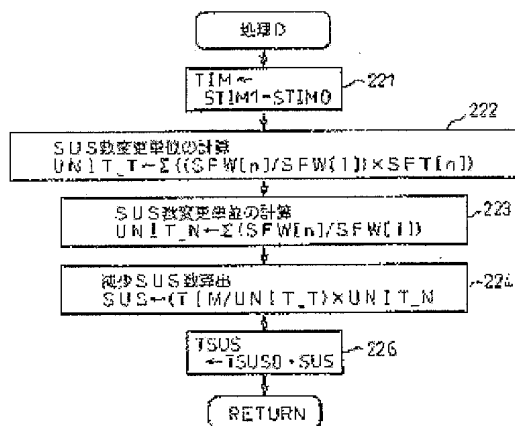


TIM : 空き時間  
 UNIT\_T : SUS数変更単位時間  
 UNIT\_N : SUS数変更単位  
 SUS : 増加SUS数  
 TSUS0 : 加重平均値算出  
 される値SUS数  
 TSUS : 増加後の終SUS数

【図13】

図13

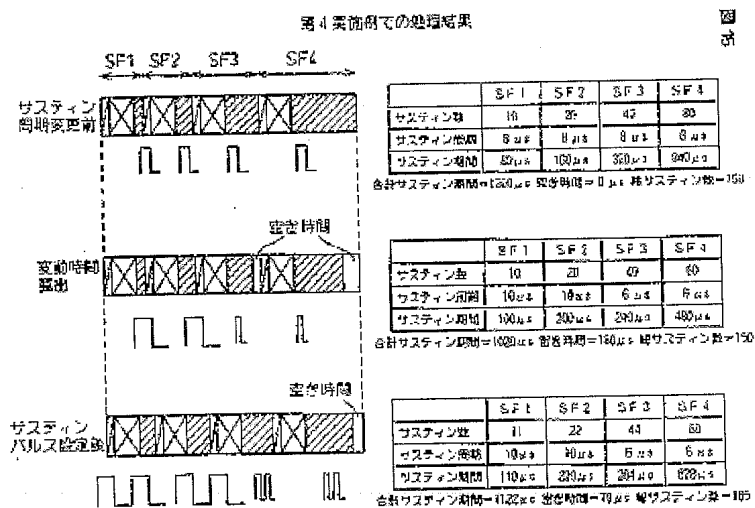
第4実施例での処理



(13)

特開2003-337568

【図15】



フロントページの続き

(51)Int.Cl.  
H04N 5/66

識別記号  
101

F1  
G09G 3/28

ターマード (参考)

K  
H

(72)発明者 上田 壽男  
神奈川県川崎市高津区坂戸3丁目2番1号  
富士通日立プラズマディスプレイ株式会社  
社内

(72)発明者 浅生 宣晴  
神奈川県川崎市高津区坂戸3丁目2番1号  
富士通日立プラズマディスプレイ株式会社  
社内

Fターム(参考) 5C058 AA11 BA04 BA05 BA07 BB03  
5C080 AA05 BB05 DD04 DD06 EE29  
HH04 HH05 JJ02 JJ04 JJ06  
JJ07